



Atty. Dkt. No. 017344-0326

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Kinji KAYANUMA
Title: DATA MODULATION METHOD AND APPARATUS
Appl. No.: 10/642,749
Filing Date: 08/19/2003
Examiner: Unknown
Art Unit: Unknown

CLAIM FOR CONVENTION PRIORITY

Commissioner for Patents
PO Box 1450
Alexandria, Virginia 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed.

In support of this claim, filed herewith is a certified copy of said original foreign application:

Japanese Patent Application No. 2002-239258
filed August 20, 2002.

Respectfully submitted,

Date: September 23, 2003

FOLEY & LARDNER

Customer Number: 22428

Telephone: (202) 672-5407

Facsimile: (202) 672-5399

By

Phillip J. Anticola Reg. No. 38,819
for

David A. Blumenthal
Attorney for Applicant
Registration No. 26,257

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 8月20日

出 願 番 号

Application Number:

特願2002-239258

[ST.10/C]:

[JP2002-239258]

出 願 人

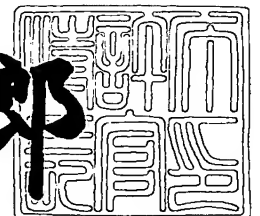
Applicant(s)

日本電気株式会社

2003年 5月20日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3037422

【書類名】 特許願

【整理番号】 34803838

【あて先】 特許庁長官殿

【国際特許分類】 G11B 20/14 341
H03M 7/46

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 萱沼 金司

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100082935

【弁理士】

【氏名又は名称】 京本 直樹

【電話番号】 03-3454-1111

【選任した代理人】

【識別番号】 100082924

【弁理士】

【氏名又は名称】 福田 修一

【電話番号】 03-3454-1111

【選任した代理人】

【識別番号】 100085268

【弁理士】

【氏名又は名称】 河合 信明

【電話番号】 03-3454-1111

【手数料の表示】

【予納台帳番号】 008279

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9115699

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 符号化変調方法および変調装置、復調方法および復調装置

【特許請求の範囲】

【請求項 1】 2 データビットからなる 4 種類のデータ語を 4 種類の符号語 " 1 0 1 " , " 1 0 0 " , " 0 0 1 " , " 0 1 0 " に対応させる主変換テーブルと、4 データビットからなる 4 種類のデータ語を 4 種類の符号語 " 1 0 1 0 0 0 " , " 1 0 0 0 0 0 " , " 0 0 1 0 0 0 " , " 0 1 0 0 0 0 " に対応させる副変換テーブルとを備え、符号語同士を結合したときにチャンネルビット " 1 " が連続しないように、データ語から符号語への対応を割り当てることと、副変換テーブル中の任意の符号語に続いて、主変換テーブル中の符号語 " 0 1 0 " が選択されたときに限り、当該符号語を結合して得られるチャンネルビット列の D S V (Digital Sum Value) が 0 に近くなるように、当該主変換テーブル中の符号語 " 0 1 0 " と代替の符号語 " 0 0 0 " のいずれかを選択することを特徴とする符号化変調方法。

【請求項 2】 2 データビットからなる 4 種類のデータ語を 4 種類の符号語 " 1 0 1 " , " 1 0 0 " , " 0 0 1 " , " 0 1 0 " に対応させる主変換テーブルと、4 データビットからなる 4 種類のデータ語を 4 種類の符号語 " 1 0 1 0 0 0 " , " 1 0 0 0 0 0 " , " 0 0 1 0 0 0 " , " 0 1 0 0 0 0 " に対応させる副変換テーブルとを備え、符号語同士を結合したときにチャンネルビット " 1 " が連続しないように、データ語から符号語への対応を割り当てることと、主変換テーブル中の任意の符号語に続いて、副変換テーブル中の符号語 " 0 1 0 0 0 0 " が選択されたときに限り、当該符号語を結合して得られるチャンネルビット列の D S V (Digital Sum Value) が 0 に近くなるように、当該副変換テーブル中の符号語 " 0 1 0 0 0 0 " と代替の符号語 " 0 0 0 0 0 0 " のいずれかを選択することを特徴とする符号化変調方法。

【請求項 3】 2 データビットからなる 4 種類のデータ語を 4 種類の符号語 " 1 0 1 " , " 1 0 0 " , " 0 0 1 " , " 0 1 0 " に対応させる主変換テーブルと、4 データビットからなる 4 種類のデータ語を 4 種類の符号語 " 0 0 0 1 0 1 " , " 0 0 0 1 0 0 " , " 0 0 0 0 0 1 " , " 0 0 0 0 1 0 " に対応させる副変換テ

ーブルとを備え、符号語同士を結合したときにチャンネルビット” 1 ” が連続しないように、データ語から符号語への対応を割り当てることと、主変換テーブル中の符号語” 0 1 0 ” に続いて副変換テーブル中の任意の符号語が選択されたときに限り、当該符号語を結合して得られるチャンネルビット列の D S V (Digital Sum Value) が 0 に近くなるように、当該主変換テーブル中の符号語” 0 1 0 ” と代替の符号語” 0 0 0 ” のいずれかを選択することを特徴とする符号化変調方法。

【請求項 4】 2 データビットからなる 4 種類のデータ語を 4 種類の符号語” 1 0 1 ”, ” 1 0 0 ”, ” 0 0 1 ”, ” 0 1 0 ” に対応させる主変換テーブルと、4 データビットからなる 4 種類のデータ語を 4 種類の符号語” 0 0 0 1 0 1 ”, ” 0 0 0 1 0 0 ”, ” 0 0 0 0 0 1 ”, ” 0 0 0 0 1 0 ” に対応させる副変換テーブルとを備え、符号語同士を結合したときにチャンネルビット” 1 ” が連続しないように、データ語から符号語への対応を割り当てることと、副変換テーブル中の符号語” 0 0 0 0 1 0 ” に続いて主変換テーブル中の任意の符号語が選択されたときに限り、当該符号語を結合して得られるチャンネルビット列の D S V (Digital Sum Value) が 0 に近くなるように、当該副変換テーブル中の符号語” 0 0 0 0 1 0 ” と代替の符号語” 0 0 0 0 0 0 ” のいずれかを選択することを特徴とする符号化変調方法。

【請求項 5】 前記代替の符号語を用いても、当該符号語を含んでチャンネルビット列中に連続するチャンネルビット” 0 ” の数があらかじめ定めた 7 ないし 9 の範囲の整数値を超えない場合にのみ、符号語の代替を許可して、D S V (Digital Sum Value) が 0 に近くなるように符号語を選択することを特徴とする請求項 1 ないし 4 のいずれかに記載の符号化変調方法。

【請求項 6】 データビット列中の 6 データビットが前記主変換テーブルあるいは副変換テーブルによってチャンネルビット列” 0 1 0 1 0 1 0 1 0 ” に変換され、代替チャンネルビット列を用いても、当該代替チャンネルビット列を含んで連続するチャンネルビット” 0 ” の数があらかじめ定めたランレングスの上限を超えない場合に限り、当該チャンネルビット列に対する代替チャンネルビット列として” 0 0 0 0 0 0 0 0 ” を使用することを特徴とする請求項 1 ないし 5 のいずれかに記載の符号化変調方法。

【請求項 7】 10 以上の整数個” 0 ” が連続して現れるような、あらかじめ定めた長さのチャネルビット列を同期パターンとして用い、これを一定の周期でチャネルビット列中に挿入して変調することを特徴とする請求項 1 ないし 6 のいずれかに記載の符号化変調方法。

【請求項 8】 前記同期パターンを複数備え、DSV が 0 に近くなるように同期パターンを選択して用いることを特徴とする請求項 7 記載の符号化変調方法。

【請求項 9】 前記同期パターンを複数備え、セクタ先頭からの位置に応じて同期パターンを選択して用いることを特徴とする請求項 7 又は 8 に記載の符号化変調方法。

【請求項 10】 請求項 1 ないし 9 のいずれかに記載の符号化変調方法によって得られたチャネルビット列を復調する方法であって、チャネルビット列” 0 0 0 0 0 0 ” が現れた場合には、代替前のチャネルビット列に変換した上で、前記主変換テーブルおよび副変換テーブルの対応付けに基づいてデータビット列に変換することを特徴とする復調方法。

【請求項 11】 請求項 6 ないし 9 のいずれかに記載の符号化変調方法によって得られたチャネルビット列を復調する方法であって、チャネルビット列” 0 0 0 0 0 0 0 0 ” が現れた場合および、チャネルビット列” 0 0 0 0 0 0 ” が現れた場合には、それぞれを代替前のチャネルビット列に変換した上で、前記主変換テーブルおよび副変換テーブルの対応付けに基づいてデータビット列に変換することを特徴とする復調方法。

【請求項 12】 データビット列をチャネルビット列に変換して出力する変調装置において、2 データビットからなる 4 種類のデータ語を 4 種類の符号語” 1 0 1 ” , ” 1 0 0 ” , ” 0 0 1 ” , ” 0 1 0 ” に対応させる主変換テーブルと、4 データビットからなる 4 種類のデータ語を 4 種類の符号語” 1 0 1 0 0 0 ” , ” 1 0 0 0 0 0 ” , ” 0 0 1 0 0 0 ” , ” 0 1 0 0 0 0 ” に対応させる副変換テーブルとを備え、符号語同士を結合したときにチャネルビット” 1 ” が連続しないように、データ語から符号語への対応を割り当てることと、副変換テーブル中の任意の符号語に続いて、主変換テーブル中の符号語” 0 1 0 ” が選択されたときに限り、当該符号語を結合して得られるチャネルビット列の DSV (Digital

lSum Value)が0に近くなるように、当該主変換テーブル中の符号語”010”と代替の符号語”000”のいずれかを選択する機能を有することを特徴とする変調装置。

【請求項13】 データビット列をチャンネルビット列に変換して出力する変調装置において、2データビットからなる4種類のデータ語を4種類の符号語”101”，”100”，”001”，”010”に対応させる主変換テーブルと、4データビットからなる4種類のデータ語を4種類の符号語”101000”，”100000”，”001000”，”010000”に対応させる副変換テーブルとを備え、符号語同士を結合したときにチャンネルビット”1”が連続しないように、データ語から符号語への対応を割り当てることと、主変換テーブル中の任意の符号語に続いて、副変換テーブル中の符号語”010000”が選択されたときに限り、当該符号語を結合して得られるチャンネルビット列のDSV (Digital Sum Value)が0に近くなるように、当該副変換テーブル中の符号語”010000”と代替の符号語”000000”のいずれかを選択する機能を有することを特徴とする変調装置。

【請求項14】 データビット列をチャンネルビット列に変換して出力する変調装置において、2データビットからなる4種類のデータ語を4種類の符号語”101”，”100”，”001”，”010”に対応させる主変換テーブルと、4データビットからなる4種類のデータ語を4種類の符号語”000101”，”000100”，”000001”，”000010”に対応させる副変換テーブルとを備え、符号語同士を結合したときにチャンネルビット”1”が連続しないように、データ語から符号語への対応を割り当てることと、主変換テーブル中の符号語”010”に続いて副変換テーブル中の任意の符号語が選択されたときに限り、当該符号語を結合して得られるチャンネルビット列のDSV (Digital Sum Value)が0に近くなるように、当該主変換テーブル中の符号語”010”と代替の符号語”000”のいずれかを選択する機能を有することを特徴とする変調装置。

【請求項15】 データビット列をチャンネルビット列に変換して出力する変調装置において、2データビットからなる4種類のデータ語を4種類の符号語”10

1”，“100”，“001”，“010”に対応させる主変換テーブルと、4データビットからなる4種類のデータ語を4種類の符号語“000101”，“000100”，“000001”，“000010”に対応させる副変換テーブルとを備え、符号語同士を結合したときにチャンネルビット“1”が連続しないように、データ語から符号語への対応を割り当てることと、副変換テーブル中の符号語“000010”に続いて主変換テーブル中の任意の符号語が選択されたときに限り、当該符号語を結合して得られるチャンネルビット列のDSV (Digital Sum Value)が0に近くなるように、当該副変換テーブル中の符号語“000010”と代替の符号語“000000”のいずれかを選択する機能を有することを特徴とする変調装置。

【請求項16】 前記主変換テーブルあるいは副変換テーブルから出力される符号語を結合して得られるビット列を入力として、チャンネルビット列の一部を代替チャンネルビット列に入れ替える機能を有する2Tパターン置換部を備え、データビット列中の6データビットが前記主変換テーブルあるいは副変換テーブルによってチャンネルビット列“010101010”に変換され、代替チャンネルビット列を用いても、当該代替チャンネルビット列を含んで連続するチャンネルビット“0”の数があらかじめ定めたランレングスの上限を超えない場合に限り、前記2Tパターン置換部で、当該チャンネルビット列に対する代替チャンネルビット列として“0000000000”に入れ替える機能を有することを特徴とする請求項12ないし15のいずれかに記載の変調装置。

【請求項17】 請求項1ないし9のいずれかに記載の符号化変調方法によって得られたチャンネルビット列を復調して出力する復調装置であって、チャンネルビット列“000000”が現れた場合に、代替前のチャンネルビット列に変換する代替パターン置換部と、前記主変換テーブルおよび副変換テーブルの対応付けに基づいてデータビット列に変換する復調テーブル参照部とを備え、代替パターン置換部によることによって代替前のチャンネルビット列への置換した後のビット列を使って復調テーブル参照部によるデータビット列への変換を行う機能を有することを特徴とする復調装置。

【請求項18】 請求項6ないし9のいずれかに記載の符号化変調方法によって

得られたチャネルビット列を復調して出力する復調装置であって、チャネルビット列” 0 0 0 0 0 0 0 0 ” が現れた場合および、チャネルビット列” 0 0 0 0 0 0 ” が現れた場合には、それぞれを代替前のチャネルビット列に変換する代替パターン置換部と、前記主変換テーブルおよび副変換テーブルの対応付けに基づいてデータビット列に変換する復調テーブル参照部とを備え、代替パターン置換部によることによって代替前のチャネルビット列への置換した後のビット列を使って復調テーブル参照部によるデータビット列への変換を行う機能を有することを特徴とする復調装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、光ディスクや磁気ディスク上にデジタルデータを記録し、または再生する際に用いる符号化変調方法および変調装置、復調方法および復調装置に関するものである。

【 0 0 0 2 】

【従来の技術】

データを光ディスクや磁気ディスク上に記録する際には、記録媒体に適するようにデータの変調が行われる。記録媒体へのデータ記録やデータ再生を行う場合に、これらの記録再生信号中に直流成分が含まれていると、例えばディスク装置のサーボ制御に用いる信号に変動が生じやすくなったり、あるいはジッタが発生しやすくなったりする。従って、変調符号には直流成分をなるべく含めないようにするほうが良い。

【 0 0 0 3 】

例えばDVD (Digital Versatile Disc) では、データビット列を、” 1 ” の間に必ず2個以上、10個以下の” 0 ” が現れるようなチャネルビット列に変換する、ランレングス制限 (2, 10) の8-16変調が用いられている。更に、8-16変調には、DSV (Digital Sum Value) に基づいて複数のテーブルの中から符号語を選択することによって直流成分の抑制を行う機能が備えられている。DSVとは、NRZI変換後のチャネルビット列の先頭から、ビットが” 1 ” のと

き+1、"0"のとき-1を順次加算していったときの総和であり、チャンネルビット列の直流成分の大きさの目安となる値である。8-16変調では、あらかじめ用意された複数のテーブル中からDSVが最も小さくなる符号語を選ぶことによって、チャンネルビット列の直流成分変動を抑えることができる。

【0004】

8-16変調は、データビット列を8ビット単位のデータ語に分割して16ビットの符号語に変換する変調方法であり、データビットとチャンネルビットの比率によって与えられる符号化率は1/2である。符号化率が高いことは、チャンネルビット1ビットあたりの検出に利用できる時間を長く取れることを意味するため、符号化率が高い方が望ましい。8-16変調に比べて高い符号化率2/3をもつ符号として、光ディスクや磁気ディスクで用いられてきた符号に、"0"のランレングスが1以上7以下の制限をもつ(1, 7)変調が知られている。(1, 7)変調は符号化率が高いために高密度記録に向いている半面、直流成分が多く、AC結合でデータ再生を行う場合に、ジッタの劣化を招きやすいという欠点がある。

【0005】

(1, 7)変調には、符号語とデータ語との対応付けが異なる複数の変調方法があるが、図14にはその一つの方法の変調テーブルを示した。以下では、図14の変調テーブルを用いて従来の変調方法を詳しく説明する。変調テーブルは、主変換テーブルと副変換テーブルとから構成される。変調すべきデータビット列は、2ビット毎に分割した上で、主変換テーブルにしたがってそれぞれ3ビットの符号語に変換される。これらを時系列順に結合することによって変換後のチャンネルビット列を得ることができる。ただし、データビット列が"0000", "0001", "1000", "1001"の場合は、主変換テーブルを用いて得られる符号語を結合したものが、それぞれ"101101", "101100", "001101", "001100"となり、チャンネルビット列中にビット"1"が連続して現れることになる。これを避けるために前記データビット列に対しては副変換テーブルを用い、データ語"0000", "0001", "1000", "1001"を、それぞれ符号語"101000", "

“ 0 0 1 0 0 0 ” , “ 1 0 0 0 0 0 ” , “ 0 1 0 0 0 0 ” に変換する。副変換テーブルの利用によって、符号語同士を結合して得られるチャンネルビット列中に“ 1 ” が連続することは避けられる。

【 0 0 0 6 】

変調のフロー図は図 1 5 のように表せる。変調すべきデータビット系列からは、まず先頭の 4 ビットをデータ語として取り出し、副変換テーブル中のデータビット列に一致するか否かを調べる。一致している場合は、副変換テーブルを用いて 6 チャンネルビットの符号語に変換する。一致していない場合は、データビット列の先頭 2 ビットをデータ語として主変換テーブルに従って 3 チャンネルビットの符号語に変換する。続くデータビット列に対しても、以上の操作を続けることで、得られた符号語を結合したものが変換後のチャンネルビット列となる。

【 0 0 0 7 】

この変調方法に従って得られたチャンネルビット列ではチャンネルビット“ 1 ” の間に必ず 1 つ以上 7 つ以下の“ 0 ” が現れる。NRZ I 記録した場合には、チャンネルビット“ 1 ” が記録パターンの極性反転に対応するため、チャンネルビット長 T に対して必ず 2 T 以上 8 T 以下の長さの記録パターンが形成されることになる。

【 0 0 0 8 】

チャンネルビット列からデータビット列への復調は、図 1 0 の変調テーブルの対応付けに基づいて行える。再生信号を 2 値化することによって得られたビット列は、極性反転位置が“ 1 ” に対応するように変換された上で復調される。チャンネルビットの先頭から 3 ビットずつに分割したとき、後続する 3 チャンネルビットが“ 0 0 0 ” となるパターンは 6 チャンネルビットをまとめて副変換テーブルを用いてデータビットに変換し、“ 0 0 0 ” 以外のチャンネルビット列が現れるパターンは 3 チャンネルビットずつを主変換テーブルを用いてデータビットに変換する。

【 0 0 0 9 】

【発明が解決しようとする課題】

従来例に示した変調符号はチャンネルビット列中の“ 0 ” のランレングスが 1 か

ら 7 に制限されている (1, 7) 変調符号の一実施形態で、符号化率が $2/3$ と高く検出窓幅が広いことから、高密度記録に適した符号として知られている。

【0 0 1 0】

しかし、符号には直流成分が含まれることから、再生信号を 2 値判定する場合の適正なスライスレベルが変動しやすいという問題がある。

【0 0 1 1】

符号化によって得られるチャネルビット列の直流成分を減少させる方法には、特開平 1 0 - 3 4 0 5 4 3 に示されているような方法もある。変調する入力データ系列に、周期的に D S V 制御用の冗長ビットを付加した上で符号化する方法は、D C 成分を減少させる機能を持つ一方で、付加する冗長ビット分の符号化率低下を招いてしまうという欠点を有する。

【0 0 1 2】

また、(1, 7) 変調のチャネルビット列では、2 T パターンの発生頻度が他のパターン に比べて高く、2 T が連続する頻度が高いことも高密度記録にとっては望ましくない。最短パターンにあたる 2 T パターンが長く連続するような再生信号では、高密度で記録したときに符号間の干渉によって信号振幅が低下する。このため、再生信号からのチャネルクロック抽出が困難となるほか、再生信号の 2 値判定もノイズの影響を受けやすいという問題がある。この場合、連続する 2 T パターンの全体が 1 T 分ずれて検出されることによる判定誤りとなりやすく、結果的に 2 T が連続している範囲全体に誤りが波及してしまうことになる。

【0 0 1 3】

本願発明の目的は、(1, 7) 変調と同等の符号化率を有し、かつ直流成分の少ない高密度記録に適した簡便な符号化変調方法および復調方法を提供することにある。また、本発明によれば、直流成分を低減させるとともに、再生信号の検出誤りを招きやすい 2 T パターンがチャネルビット列中に一定回数以上連続しないような変調結果を得ることができるという効果も得られる。

【0 0 1 4】

【課題を解決するための手段】

上記の課題を解決するため、本願発明の符号化変調方法および変調装置は、従

来例に示した変調過程において、副変換テーブル中の任意の符号語に続いて、主変換テーブル中の符号語” 0 1 0 ” が選択されたときに限り、当該チャンネルビット列の D S V が 0 に近くなるように、当該主変換テーブル中の符号語” 0 1 0 ” と代替の符号語” 0 0 0 ” のいずれかを選択するようにしたことを特徴とする。

【 0 0 1 5 】

あるいは、従来例に示した変調過程において、主変換テーブル中の任意の符号語に続いて、副変換テーブル中の符号語” 0 1 0 0 0 0 ” が選択されたときに限り、当該チャンネルビット列の D S V が 0 に近くなるように、当該副変換テーブル中の符号語” 0 1 0 0 0 0 ” と代替の符号語” 0 0 0 0 0 0 ” のいずれかを選択するようにしたことを特徴とする。

【 0 0 1 6 】

更に、T が連続するパターンがチャンネルビット列中に現れるのを避けるため、データビット列中の 6 データビットが前記主変換テーブルあるいは副変換テーブルによってチャンネル ビット列” 0 1 0 1 0 1 0 1 0 ” に変換され、代替チャンネルビット列を用いても、当該代替 チャンネルビット列を含んで連続するチャンネルビット” 0 ” の数があらかじめ定めたランレングスの上限を超えない場合に限り、当該チャンネルビット列に対する代替チャンネルビット列として” 0 0 0 0 0 0 0 0 0 ” を使用することを特徴とする。

【 0 0 1 7 】

また、復調方法および復調装置は、チャンネルビット列” 0 0 0 0 0 0 ” および” 0 0 0 0 0 0 0 0 0 ” が現れた場合に、これを代替前のチャンネルビット列に変換した上で、前記主変換テーブルおよび副変換テーブルの対応付けに基づいて復調することを特徴とする。

【 0 0 1 8 】

【発明の実施の形態】

本発明の上記および他の目的、特徴および利点を明確にすべく、添付した図面を参照しながら、本発明の実施の形態につき詳細に説明する。

【 0 0 1 9 】

図 1 には本発明の第 1 の実施形態に係る変調方法を示すフロー図を示した。変

調テーブルは従来の実施例において示した変調方法と同様に、図 1 4 の主変換テーブルと副変換テーブルとを使用する。変調を開始するときは、まず内部に保持する 2 系統の D S V (Digital Sum Value)、D S V 1 と D S V 2 をそれぞれ 0 に初期化するとともに、D S V の演算に用いる極性パラメータ P O L 1 と P O L 2 をともに + 1 に初期化する。変調する入力データ系列は、その先頭から 4 ビットを取り出し、まず副変換テーブル中のデータ語に一致するか否かを調べる。入力データビット列は、先行するビットをデータ語の上位ビットとして扱う。副変換テーブル中のデータ語に一致する場合は、これによって 6 チャンネルビットの符号語に変換した後に D S V を更新する。D S V の更新は、次のような手順で実施する。

【 0 0 2 0 】

まず、変換によって得られた符号語の最上位ビットから順にチェックを進める。チャンネル ビットの値が " 1 " か " 0 " かを調べ、" 1 " の場合は P O L 1 と P O L 2 のそれぞれの極性を反転した後で、その値をそれぞれ D S V 1、D S V 2 に加算する。" 0 " の場合は、P O L 1 と P O L 2 をそのままそれぞれ D S V 1、D S V 2 に加算する。この操作を、符号語 6 チャンネルビットの最下位ビットまで順に実施することで、D S V の更新が完了する。このようにして求めた D S V の値は、符号語を結合して得られるチャンネルビット列を N R Z I 記録した時の直流成分を表す。

【 0 0 2 1 】

入力データビット列から取り出した先頭 4 ビットが、副変換テーブル中のデータ語に一致しない場合は、データビット列の先頭 2 ビットをデータ語として主変換テーブルに従って 3 チャンネルビットの符号語に変換し、前述と同様に P O L 1 および P O L 2、D S V 1、D S V 2 の値を更新する。

【 0 0 2 2 】

主変換テーブルでの変換結果が " 0 1 0 " で、しかも直前のデータビット列の変換に副変換テーブルが使われている場合には、中央のチャンネルビットを D S V 制御ビットに登録する。D S V 制御ビットとして登録されたチャンネルビットは、次の D S V 制御ビットが現れるまで保留され、次の D S V 制御ビットが現れたと

きに、新たにDSV制御ビットを登録するとともに、そこまでに更新した2系統のDSVによって”1”と”0”のどちらかを選択する。DSV制御ビットの選択は、新規に登録するDSV制御ビットの直前までのチャンネルビット列を用いて更新したDSVを用い、DSV1の絶対値がDSV2の絶対値より小さい場合は、前のDSV制御ビットを”1”とし、POL2にPOL1の値をコピー、DSV2にDSV1の値をコピーすることで行われる。逆に、DSV2の絶対値の方が小さいか両者が等しい場合は、前のDSV制御ビットを”0”とし、POL1にPOL2の値をコピー、DSV1にDSV2の値をコピーする。DSVおよび極性パラメータは、更に新規に登録されたDSV制御ビットの選択に利用するために、当該DSV制御ビットを”1”と仮定した場合と”0”と仮定した場合の値として引き続き更新する。

【0023】

ただし、変調を開始して最初に現れるDSV制御ビットでは、それ以前の確定すべきDSV制御ビットがないため、DSV制御ビットの登録のみが行われる。最初の登録までは、POL1とPOL2およびDSV1とDSV2は同一の値を保持するが、それ以降は、POL1およびDSV1が、DSV制御ビットを”1”と仮定した場合の極性とDSVを更新するのに対して、POL2およびDSV2はDSV制御ビットを”0”と仮定して極性とDSVを更新するため、両者は別々の値をもつことになる。

【0024】

また、記録データの末尾では、末尾におけるDSV1およびDSV2の値を参照して、DSVが0に近くなるように、直前に登録された未確定のDSV制御ビットを確定させて出力する。このようにDSV制御ビットを選択していくことによって、直流成分が小さいチャンネルビット列を生成することができる。

【0025】

図2には第1の実施形態に示した変調方法を使用する変調装置の構成例を示した。変調すべきデータビット列はシフトレジスタ1に与えられ、4ビットの並列データとして副変換部3および副変換一致判定部4に送られる。副変換部では、副変換テーブルにもとづいて、並列化された入力データビットを6ビットの符号

語に変換する。4ビットの並列データのうち先頭2ビットは主変換部2にも送られ、主変換テーブルにもとづいて3ビットの符号語に変換して出力される。副変換一致判定部4では、並列化された入力データビットをもとに、副変換テーブルのデータビット列と入力データ列を比較し、主変換部と副変換部のどちらの符号語を利用するかを判定してマルチプレクサ5を切り替える。マルチプレクサからは合成されたチャンネルビット列が出力され、バッファ6に蓄えられる。

【 0 0 2 6 】

副変換一致判定部から出力されるマルチプレクサの切り替え信号は、DSV制御部7にも送られる。DSV制御部では、マルチプレクサの切り替え信号とともに、マルチプレクサから出力されるチャンネルビット列から、DSV制御ビットの位置を判別する。DSV制御ビットを”0”と仮定した場合のDSVと”1”と仮定した場合のDSVとから、より0に近いDSVを与えるDSV制御ビットの値を選択し、バッファ上のDSV制御ビットを書き換える。これによって、バッファ6からDSV制御ビットが適切に選択されたチャンネルビット列が出力されることになる。

【 0 0 2 7 】

図3には本発明の第2の実施形態に係る変調方法を示すフロー図を示した。この場合も、変調テーブルは従来の実施例において示した変調方法と同様に、図14の主変換テーブルと副変換テーブルとを使用することができる。図3のフロー図において、入力データビット列から副変換テーブル及び主変換テーブルを参照してチャンネルビット列に変換するまでは、図1に示したフロー図と同一の処理を行う。DSV制御ビットの抽出方法は、第1の実施形態として示した変調方法と異なる。主変換テーブルを用いて得られる3チャンネルビットの符号語中にはDSV制御ビットがないため、これを直接使用してDSV1、DSV2、POL1、POL2を更新する。

【 0 0 2 8 】

逆に、副変換テーブルから得られる符号語が”010000”で、しかも直前の変換に主変換テーブルが使われている場合には、副変換テーブルによって得られた符号語の2番目のチャンネルビットをDSV制御ビットに登録する。登録され

たDSV制御ビットは、次のDSV制御ビットが現れるまで保留され、次のDSV制御ビットが現れたときに、更新した2系統のDSVによって”1”と”0”のどちらかに確定する。”1”に確定した場合は、副変換テーブルによって得られたDSV制御ビットを含む符号語は、副変換テーブル中の符号語と同一の”010000”として扱われることになる。また、”0”に確定した場合には、代替の符号語”000000”として扱われたのと等価になる。DSVの更新や制御ビットの選択は、第1の実施例に示したものと同様に実現できる。

【0029】

図4には本発明の第3の実施形態に係る変調方法を示すフロー図を示した。ここでは図5のような変調テーブルを使用する。副変換テーブル中の符号語は、第1および第2の実施例で利用した副変換テーブル中の符号語のチャンネルビットを前後反転させたものに相当する。符号語の割り当ての違いにより、DSV制御ビットの抽出方法は、第1および第2の実施形態で示した方法と異なる。DSVの更新や制御ビットの選択は、第1および第2の実施例に示したものと同様に実現できる。また、入力データビット列から副変換テーブル及び主変換テーブルを参照してチャンネルビット列に変換するまでの手順も、変換テーブルとして図5に示したものを除いて同様となる。

【0030】

データビット列からチャンネルビット列への変換に副変換テーブルを用いた場合は、これをそのままDSV1、DSV2、POL1、POL2更新に利用する。主変換テーブルを用いた場合で、変換によって得られた符号語が”010”である場合は、後続するデータビット列4ビットが副変換テーブル中のデータ語に一致するか否かを調べる。一致している場合には、符号語”010”の中央のビットをDSV制御ビットとして登録する。これによって、当該DSV制御ビットが”1”に確定した場合には符号語が主変換テーブル中に示された符号語のまま”010”として、”0”に確定した場合には代替の符号語”000”として扱われることになる。

【0031】

図6には本発明の第4の実施形態に係る変調方法を示すフロー図を示した。変

調テーブルは、第 3 の実施例に示した変調方法と同様に図 5 に示したものを使用する。DSV 制御ビットの抽出方法は、第 3 の実施形態で示した方法と異なるが、DSV の更新および制御ビット選択の手順も、入力データビット列から副変換テーブル及び主変換テーブルを参照してチャンネルビット列に変換するまでの手順も第 3 の実施例と同様に実現できる。

【 0 0 3 2 】

データビット列からチャンネルビット列への変換に主変換テーブルを用いた場合は、これをそのまま DSV 1、DSV 2、POL 1、POL 2 更新に利用する。副変換テーブルを用いた場合で、変換によって得られた符号語が” 0 0 0 0 1 0 ”である場合は、後続するデータビット列 4 ビットが副変換テーブル中のデータ語に一致するか否かを調べる。一致していない場合には、符号語” 0 0 0 0 1 0 ”の第 5 番目のビットを DSV 制御ビットとして登録する。これによって、当該 DSV 制御ビットが” 1 ”に確定した場合には符号語が副変換テーブル中のチャンネルビット列のまま” 0 0 0 0 1 0 ”として、” 0 ”に確定した場合には代替の符号語” 0 0 0 0 0 0 ”として扱われることになる。

【 0 0 3 3 】

以上の実施例においては、DSV 制御ビットの抽出のために主変換テーブルや副変換テーブルを用いて得た符号語によってパターン判定を行う例を示した。しかし、DSV 制御ビットの抽出は、変換前のデータビット列を用いて判定してもよい。

【 0 0 3 4 】

また、以上の実施例における説明では、データ語と符号語の対応付けの一例を上げて示してあるが、両者の対応付けはここに上げた例に限定されるものではない。変換テーブル中のデータ語の割り当てを変更して得られる変調方法においても、同一の効果をを得ることができる。

【 0 0 3 5 】

更に、以上の実施例では変調テーブルをデータビット 2 ビットからチャンネルビット 3 ビットに変換する主変換テーブルとデータビット 4 ビットからチャンネルビット 6 ビットに変換する副変換テーブルとで示したが、同様の変換は別の回路構

成でも実現できる。例えば、第 1 の実施例に示した変調方法は、図 1 4 に示した変調テーブルの他に、図 7 のような変調テーブルを使って実現することもできる。テーブル中のデータ語に含まれる” X ” のビットは、それが” 0 ” と” 1 ” のいずれでも良いことを示す。変調テーブルは 2 ビットのデータビットを 3 ビットに変換するテーブルとして構成されているが、後続ビットの先読みと S 0 , S 1 の内部状態によるテーブル切り替えによって、主変換テーブルと副変換テーブルを用いた図 1 4 の変換テーブルと等価な変換結果が得られるように構成されている。

【 0 0 3 6 】

図 7 の変調テーブルを用いる変調装置は、図 8 のような構成で実現できる。変調すべきデータビット列は、シフトレジスタ 1 によって、4 ビットの並列データとしてテーブル参照部 8 に送られる。テーブル制御部 9 は変調テーブルの内部状態を保持するように設けられ、S 0 状態に初期化される。テーブル参照部ではシフトレジスタから与えられた 2 ビットのデータ語と先読み用の後続データ語と、テーブル制御部から出力されている内部状態を元に、符号語 3 ビットと次の内部状態を示す信号を出力する。テーブル制御部は、テーブル参照部から出力される信号によって次の内部状態を更新する。シフトレジスタは、データビット列を 2 ビットずつシフトしていくことで、変換後のチャネルビット列をテーブル参照部から 3 ビットずつ取り出すことができる。変換後のチャネルビット列は、3 チャネルビット単位で順次バッファ 6 に蓄えられる。

【 0 0 3 7 】

テーブル参照部から出力される符号語のうち、現在の状態 S 0 に対して次の状態が S 1 となるような符号語 3 ビットは、図 1 4 に示した副変換テーブル中の符号語 6 ビットの前半に対応し、現在の状態が S 1 のときに出力される符号語が後半に対応する。図 8 のような装置構成をとった場合にも、DSV 制御部ではテーブル参照部から出力される 3 チャネルビット毎のパターンと次の内部状態を示す信号とを用いて、第 1 の実施例に示した装置と等価な DSV 制御ビットの抽出を行うとともに、DSV の演算結果にもとづいてバッファ内に蓄えられた DSV 制御ビットの書き換えを行うことができる。このように、テーブル参照部に別の実

現形態を採った場合にも、図 5 や図 1 4 に示した変調テーブルと等価な変換と D S V 制御ビットの抽出を行えば、本発明の効果をを得ることができる。

【 0 0 3 8 】

第 1 から第 4 の実施例に示した変調方法では、代替の符号語として” 0 0 0 ” や” 0 0 0 0 0 0 ” を用いるため、これらを結合して得られるチャンネルビット列中に連続して出現する” 0 ” の数は従来例で示した変調方法によって得られるものよりも多くなる。例えば、第 1 の実施例に示した変調方法を用いた場合には、データビット列” 0 0 0 1 1 1 1 0 1 1 ” がチャンネルビット列” 1 0 0 0 0 0 0 * 0 0 0 1 0 1 0 ” に変換される。ここで、” * ” で示したビットは D S V 制御ビットとして登録されるビットを表す。D S V 制御ビットが” 0 ” に確定した場合には、” 0 ” は 1 0 個連続して現れることになる。第 1 の実施例に示した変調方法では、チャンネルビット中に 1 1 個以上” 0 ” が連続するパターンは発生しないため、変調符号のランレングス制限は (1 , 1 0) となる。第 2 から第 4 の実施例に示した変調方法も、同様に (1 , 1 0) のランレングス制限をもつ。これらの変調方法を用いて N R Z I 記録した場合には、チャンネルビット長 T に対して必ず 2 T 以上 1 1 T 以下の長さの記録パターンが形成される。

【 0 0 3 9 】

ランレングスの最大値を 7 ないし 9 に制限したい場合は、第 1 から第 4 の実施例で示した変調方法の D S V 制御ビット抽出を行うときに、D S V 制御ビットの候補の前後に連続する” 0 ” の個数も同時に調査して、代替の符号語を選択すると設定したランレングスの最大値を超えるという場合には、D S V 制御ビットから除外すればよい。D S V 制御ビットからの除外によって、直流成分を抑圧する性能は劣化するが、記録されるマークの長さが制限され、同期用の特殊パターン選択の自由度は増す。

【 0 0 4 0 】

第 1 の実施例において示した変調方法を用いると、データビット列” 0 0 1 1 0 0 1 1 0 0 … ” はチャンネルビット列” 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 … ” に変換される。2 T が連続して現れるこのような記録パターンは、再生信号振幅が低下するためクロックの抽出が困難になるのに加えて、ノイズの影響を受けやす

く、2 値化したときの極性反転位置を判別することも困難になるため望ましくない。第 1 の実施例において示した変調方法では、主変換テーブルの変換単位で、副変換テーブルの変換単位の半分の長さにあたる 3 チャンネルビット毎にチャンネルビット列を分割したときに、DSV 制御による代替チャンネルビットへの置き換えを行った場合でも、チャンネルビット列” 0 0 0 ” が 3 回連続して現れることはない。図 9 には、3 チャンネルビットのビット列 5 つを結合して得られた 1 5 チャンネルビットのビット列が” X 0 1 . 0 1 0 . 1 0 1 . 0 1 0 . 1 0 X ”であったときに、代替チャンネルビット列” X 0 1 . 0 0 0 . 0 0 0 . 0 0 0 . 1 0 X ”に置換することによって、2 T パターンが連続して出現する回数を制限する機能を加えた変調装置の構成例を示す。ここでチャンネルビット列中の” . ” は 3 チャンネルビットごとに分割した境界の位置を示す。また、ビット” X ” は ” 0 ” と ” 1 ” のいずれでも良い。ただし、代替チャンネルビットでは、” X ” の位置に代替前と同一のチャンネルビットを使う。

【 0 0 4 1 】

シフトレジスタ 1 および、主変換部 2、副変換部 3、副変換一致判定部 4、マルチプレクサ 5 は、第 1 の実施例において図 2 を用いて示した変調装置と同様に動作する。変換すべきデータビット列がシフトレジスタに入力されると、マルチプレクサ 5 からは、主変換テーブルおよび副変換テーブルを用いて得られたチャンネルビット列が出力される。2 T パターン置換部 1 0 では、マルチプレクサから出力されるチャンネルビット列のうち、最新の 1 5 チャンネルビット分を常に保持し、置換対象のビット列” X 0 1 . 0 1 0 . 1 0 1 . 0 1 0 . 1 0 X ”に一致するかどうかを監視する。一致していない場合は、遅延したチャンネルビット列をそのまま出力するが、一致していた場合には、これを代替チャンネルビット列” X 0 1 . 0 0 0 . 0 0 0 . 0 0 0 . 1 0 X ”に置換してから出力する。バッファ 6 には 2 T パターン置換部から出力された置換後のチャンネルビット列が蓄えられる。また、DSV 制御部では、2 T パターン置換部から出力された置換後のチャンネルビット列と、副変換一致判定部から出力されるマルチプレクサの切り替え信号とから DSV 制御ビットを抽出する。そして、第 1 の実施例に示したのと同様に DSV 演算した結果にもとづいて、バッファ中の DSV 制御ビットを確定値に書き

換える。2 T パターン置換部で置換されるパターンは、D S V 制御ビットを含まないことが明らかなパターンであるため、D S V 制御部には2 T パターン置換部で代替チャンネルビット列に置換したかどうかを示す特別な信号を与える必要はない。D S V 制御ビットは第1の実施例に示した変調方法と同様に、チャンネルビット列のパターンとマルチプレクサの切り替え信号から判別できる。ただし、D S V の更新は置換後のチャンネルビット列を用いて行われる。

【0042】

なお、ここでは置換対象のビット列を”X01.010.101.010.10X”に限定して示したが、この中の先頭3チャンネルビットと末尾3チャンネルビットは、中央部の9チャンネルビットを”000.000.000”に置換したときに、連続する”0”の個数があらかじめ定めた整数値を超えない範囲で任意に選択しても良い。例えば、連続する”0”の個数の上限を10個に設定した場合は、置換対象のビット列に”010.010.101.010.10X”および”X01.010.101.010.010”を加えて、それぞれ”010.000.000.000.10X”および”X01.000.000.000.010”に置換することができる。以上のように2 T パターンが連続するチャンネルビット列を置換することによって、2 T パターンが連続して現れる回数は6回以下に制限できる。

【0043】

チャンネルビット列には、一定の周期で特殊なパターンをもった同期パターンを挿入することもできる。図10には、その内部で”0”が12個連続するようなそれぞれ24チャンネルビットの同期パターンの例を示した。チャンネルビット列中に周期的にこのような特殊パターンが挿入されている場合、データ再生時にチャンネルビット列の境界を判別しやすくなる。例えば、再生信号からのチャンネルクロック抽出が不安定になった場合でも、特殊パターンによって同期を取り直すことで、以降のチャンネルビット復調を正常に続行できるようになる。また、図10に示したように、同期パターン中に”1”が偶数個含まれるパターンと奇数個含まれるパターンを備えている場合には、D S V が0に近くなるようにこれを切り替えて用いることができる。チャンネルビット列中に周期的にD S V 制御機能を備え

る同期パターンを挿入することによって、保留されているDSV制御ビットの値が、同期信号挿入の周期以内で確実に”0”か”1”のいずれかに定まるという利点もある。図10には更に、”1”が偶数個含まれるパターンと奇数個含まれるパターンのそれぞれに対して、SY0からSY7の8種類の同期パターンを示してある。記録単位であるセクタの先頭からのオフセットに応じてSY0からSY7のどの同期パターンを配置するかを決めておくことで、同期はずれが発生した場合にも、再生信号中の同期パターンを元に、速やかに同期回復できる。

【0044】

図11には、図10に示した同期パターンを挿入する機能を備えた変調装置の構成例を示す。変調すべきデータビット列は、シフトレジスタ1によって4ビットの並列データとして出力される。主変換部2および副変換部3では、これをそれぞれ主変換テーブルおよび副変換テーブルにもとづいてそれぞれ3ビット、6ビットの符号語に変換して出力する。副変換一致判定部4では、並列化された入力データビットをもとに、副変換テーブルのデータビット列と入力データ列を比較し、主変換部と副変換部のどちらの符号語を利用するかを判定してマルチプレクサ5を切り替える。フォーマット管理部11からは、同期パターン挿入位置を示す信号が副変換一致判定部に与えられる。副変換一致判定部では、副変換テーブルによって得られる6チャンネルビットの符号語が同期パターンをまたがない様に、同期パターン挿入位置の手前では入力データ列の値にかかわらず、強制的に主変換テーブルを選択する。同期パターンの直前および直後で主変換部の出力が選択された場合でも、図10の同期パターンはいずれも先頭と末尾のチャンネルビットが”0”となっているため、ランレングスの制限を満足するチャンネルビット列が得られる。

【0045】

マルチプレクサ5では、副変換一致判定部によって出力されるマルチプレクサの切り替え信号に従って主変換部と副変換部から出力される符号語を合成して出力する。合成されたチャンネルビット列は、バッファ6に蓄えられる。このチャンネルビット列には、まだ同期パターンは含まれない。

【0046】

D S V 制御部 7 では副変換一致判定部から出力されるマルチプレクサの切り替え信号と、マルチプレクサから出力されるチャンネルビット列によって D S V を更新するとともに、フォーマット管理部からの信号によって同期パターンの選択を行う。同期パターン挿入位置では、フォーマット管理部から S Y 0 ないし S Y 7 のパターン選択信号を受け取り、より 0 に近い D S V が得られるように、直前の D S V 制御ビットの値を確定する。また、同期パターンは E V E N, O D D の 2 つのパターン中から、次に得られる D S V 制御ビットの直前までの D S V が小さくなるように選ばれる。同期パターン挿入部 1 2 では、バッファ 6 から D S V 制御ビットの値が確定したチャンネルビット列を受け取るとともに、更に D S V 制御部による同期パターンの選択結果を受け取って、チャンネルビット列中に挿入して出力する。

【 0 0 4 7 】

次に、図 1 2 に第 1 の変調方法によって得られたチャンネルビット列を復号するための復調装置の構成を示す。シフトレジスタ 1 3 では、再生されたチャンネルビット列をその先頭から 3 ビットずつ受け取り、6 チャンネルビットに並列化して出力する。代替パターン置換部 1 4 は、並列化された 6 チャンネルビットのビット列が " 0 0 0 0 0 0 " に一致するか否かを調べる。第 1 の実施例に示した変調方法によると、3 チャンネルビット毎に並列化されたチャンネルビット列 2 組がともに " 0 0 0 " になるのは、その 2 組めの 3 チャンネルビットが主変換テーブル中の符号語 " 0 1 0 " から、その中央のビットを D S V 制御ビットとして使用することで、代替の符号語 " 0 0 0 " への差し替えが行われた場合に限られる。代替パターン置換部では、2 組目の 3 チャンネルビットを代替前の符号語 " 0 1 0 " に差し替えて、その他のチャンネルビット列はそのまま復調テーブル参照部 1 5 に出力する。

【 0 0 4 8 】

復調テーブル参照部は、図 1 4 の符号化テーブルを逆向きに参照して、符号語をデータ語に変換して出力する。代替パターン置換部から 6 チャンネルビット並列で出力されるビット列の後半が " 0 0 0 " の場合は、副変換テーブルを用いてデータ語に変換し、" 0 0 0 " 以外の場合は主変換テーブルを用いることで変換さ

れる。

【0049】

また、2Tパターンが連続して現れる回数を制限するために、チャンネルビット列”X01.010.101.010.10X”を代替チャンネルビット列”X01.000.000.000.10X”に置換する変調方法を使った場合には、同様に代替パターン置換部14において、3チャンネルビット毎に並列化されたチャンネルビット列の連続する3組が”000”になることを検出して、代替前のチャンネルビット列”010.101.010”に変換してから復調テーブル参照部で処理すればよい。

【0050】

【発明の効果】

以上説明したように、本願発明の第1ないし第4の実施例に示した変調方法によれば(1, 7)変調と同一の符号化率 $2/3$ をもち、チャンネルビット列中の”0”のランレングスが1から10に制限された符号が得られる。この変調方式を用いた場合の符号のパワースペクトラムを(1, 7)変調のパワースペクトラムと比較して図13に示した。グラフの横軸はデータビットレートで規格化した周波数で、縦軸に電力密度をとっている。本発明の変調方法によると、(1, 7)変調を用いた場合に比べて、規格化周波数0.0001での電力密度が20dB以上抑圧されていることがわかる。これによって、再生信号中の低周波成分が小さくなり、記録データのパターンに依存したオフセット変動を十分に小さくすることができる。

【0051】

また、符号化や復号も、実施例に示したように非常に小さい符号化テーブルの参照や代替符号語への置き換えで実現できるという利点もある。

【0052】

なお、本発明が上記各実施例に限定されず、本発明の技術思想の範囲内において、各実施例は適宜変更され得ることは明らかである。

【図面の簡単な説明】

【図1】 本発明の第1の実施形態による変調方法を示すフロー図

【図 2】 本発明の第 1 の実施形態による変調方法を実現するための変調装置の構成を示す図

【図 3】 本発明の第 2 の実施形態による変調方法を示すフロー図

【図 4】 本発明の第 3 の実施形態による変調方法を示すフロー図

【図 5】 本発明の第 3 の実施形態による変調方法で用いる変調テーブルを示す図

【図 6】 本発明の第 4 の実施形態による変調方法を示すフロー図

【図 7】 本発明の第 1 の実施形態による変調方法の別の実現形態を説明するための変調テーブルを示す図

【図 8】 本発明の第 1 の実施形態による変調方法の別の実現形態による変調装置の構成を示す図

【図 9】 本発明の第 5 の実施形態による変調装置の構成を示す図

【図 1 0】 チャンネルビット列に挿入する同期パターンの例を示す図

【図 1 1】 同期パターンを挿入する機能を備えた変調装置の構成例を示す図

【図 1 2】 復調装置の構成を示す図

【図 1 3】 本発明の変調方法によって得られる符号の周波数特性を示す図

【図 1 4】 従来の変調方法で用いる変調テーブルを示す図

【図 1 5】 従来の変調方法を示すフロー図

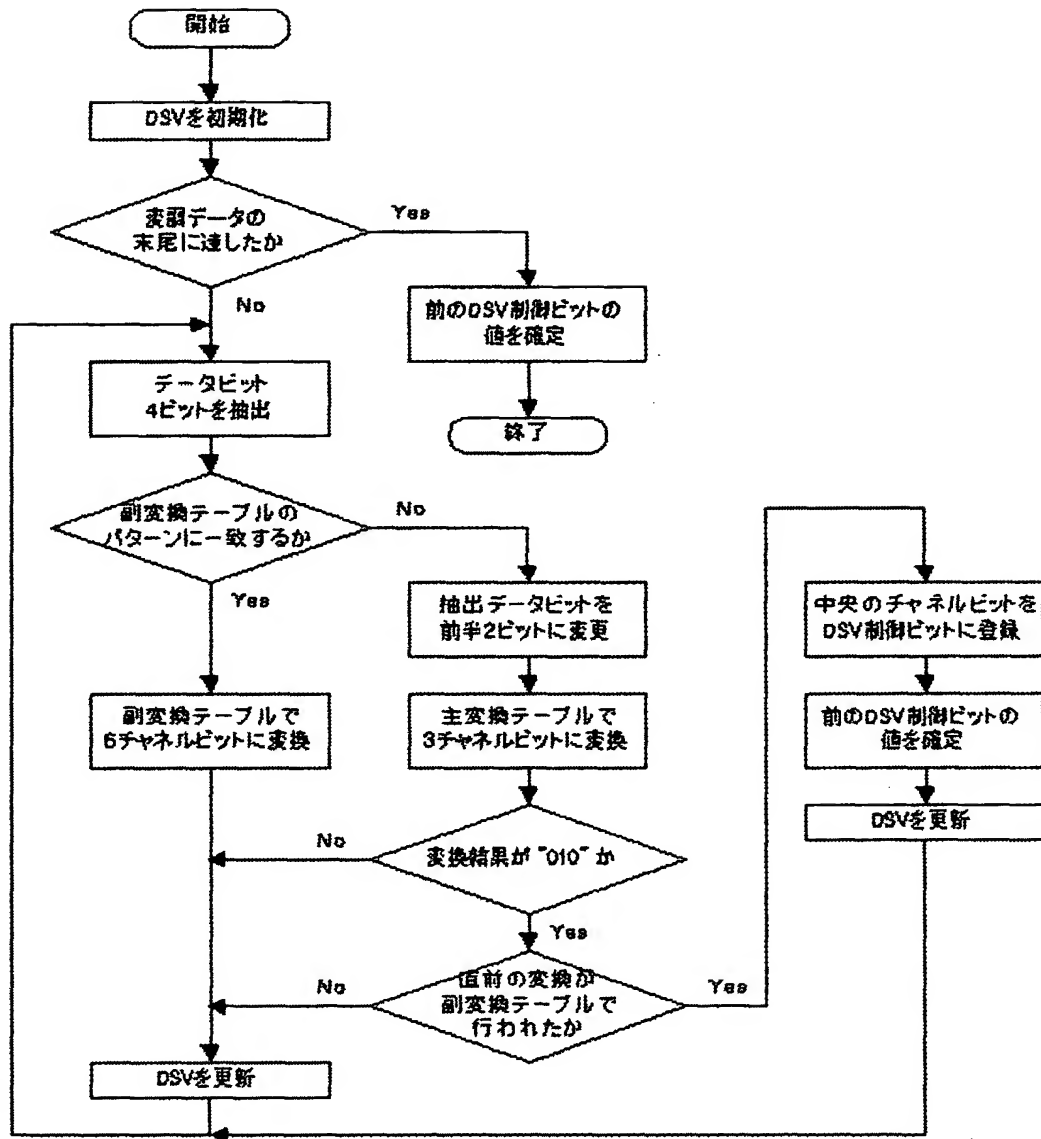
【符号の説明】

- 1 …シフトレジスタ
- 2 …主変換部
- 3 …副変換部
- 4 …副変換一致判定部
- 5 …マルチプレクサ
- 6 …バッファ
- 7 …D S V 制御部
- 8 …テーブル参照部
- 9 …テーブル制御部
- 1 0 … 2 T パターン置換部

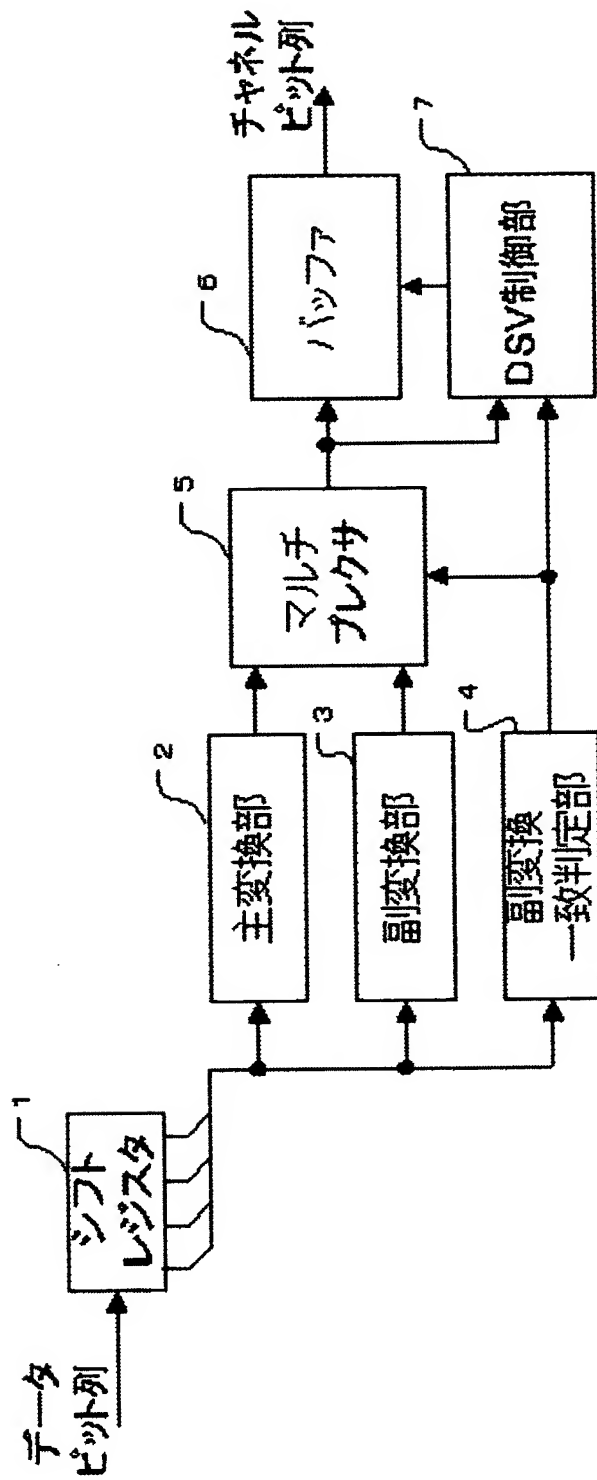
- 1 1 …フォーマット管理部
- 1 2 …同期パターン挿入部
- 1 3 …シフトレジスタ
- 1 4 …代替パターン置換部
- 1 5 …復調テーブル参照部

【書類名】 図面

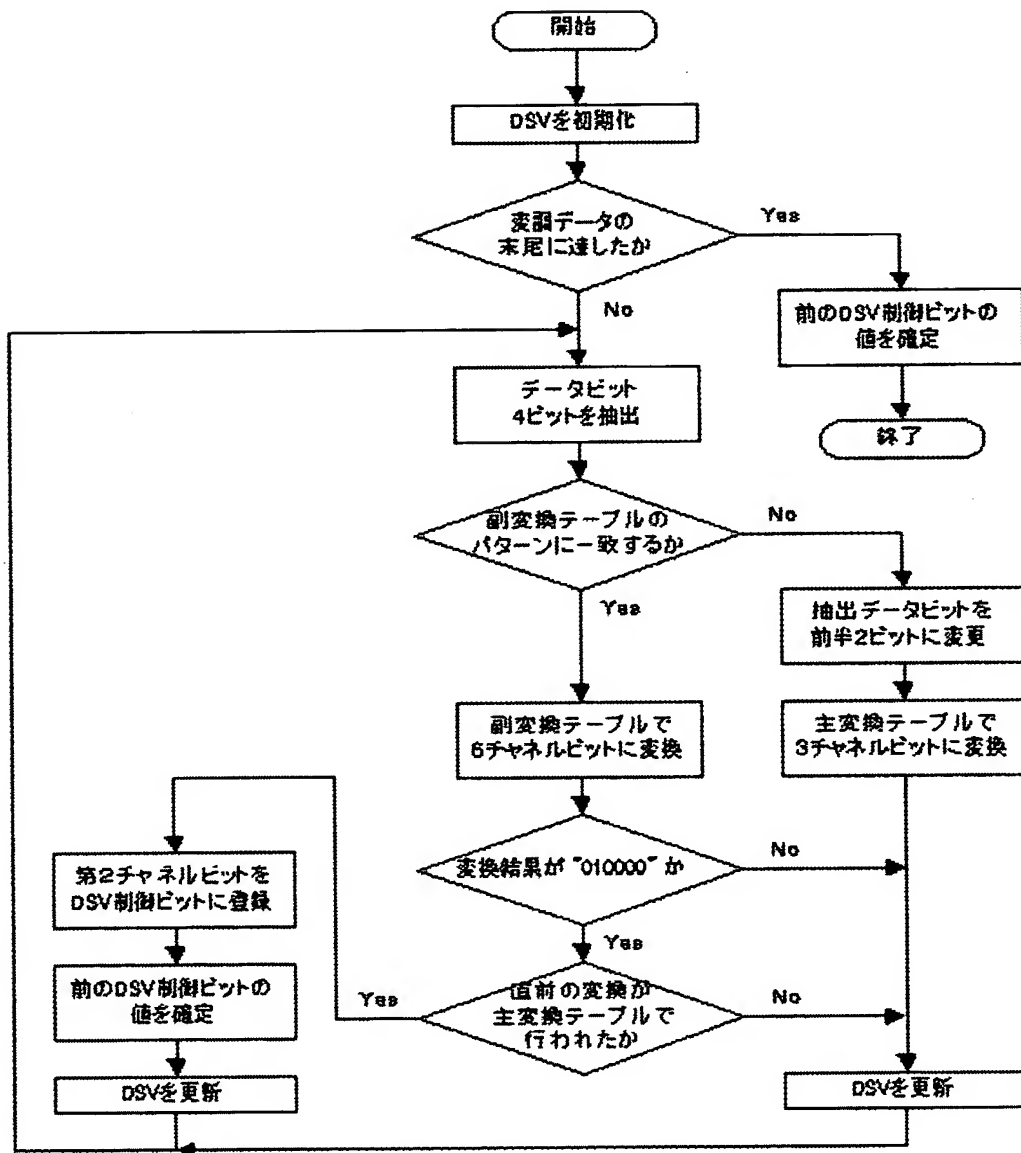
【図 1】



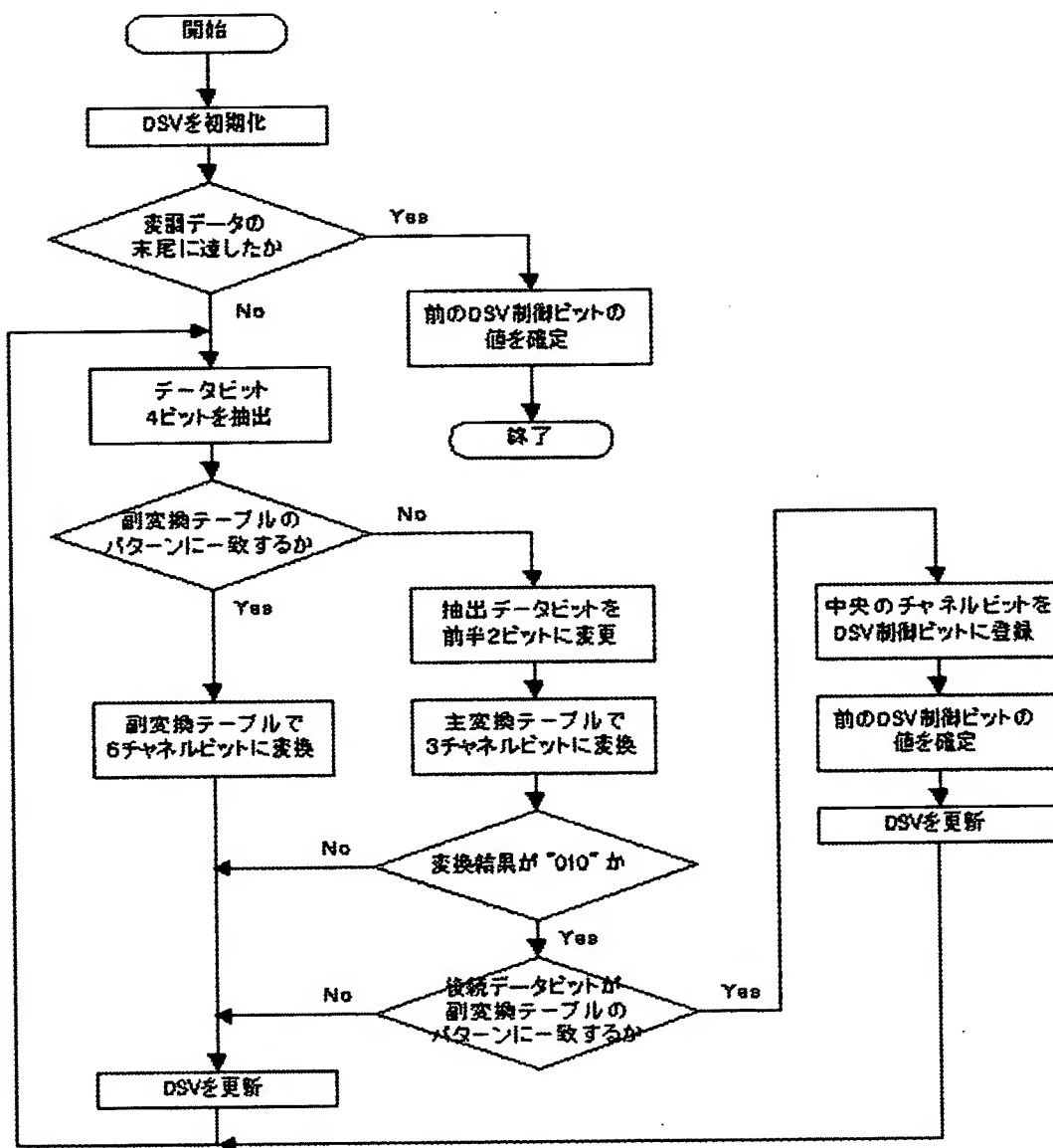
【図 2】



【図 3】



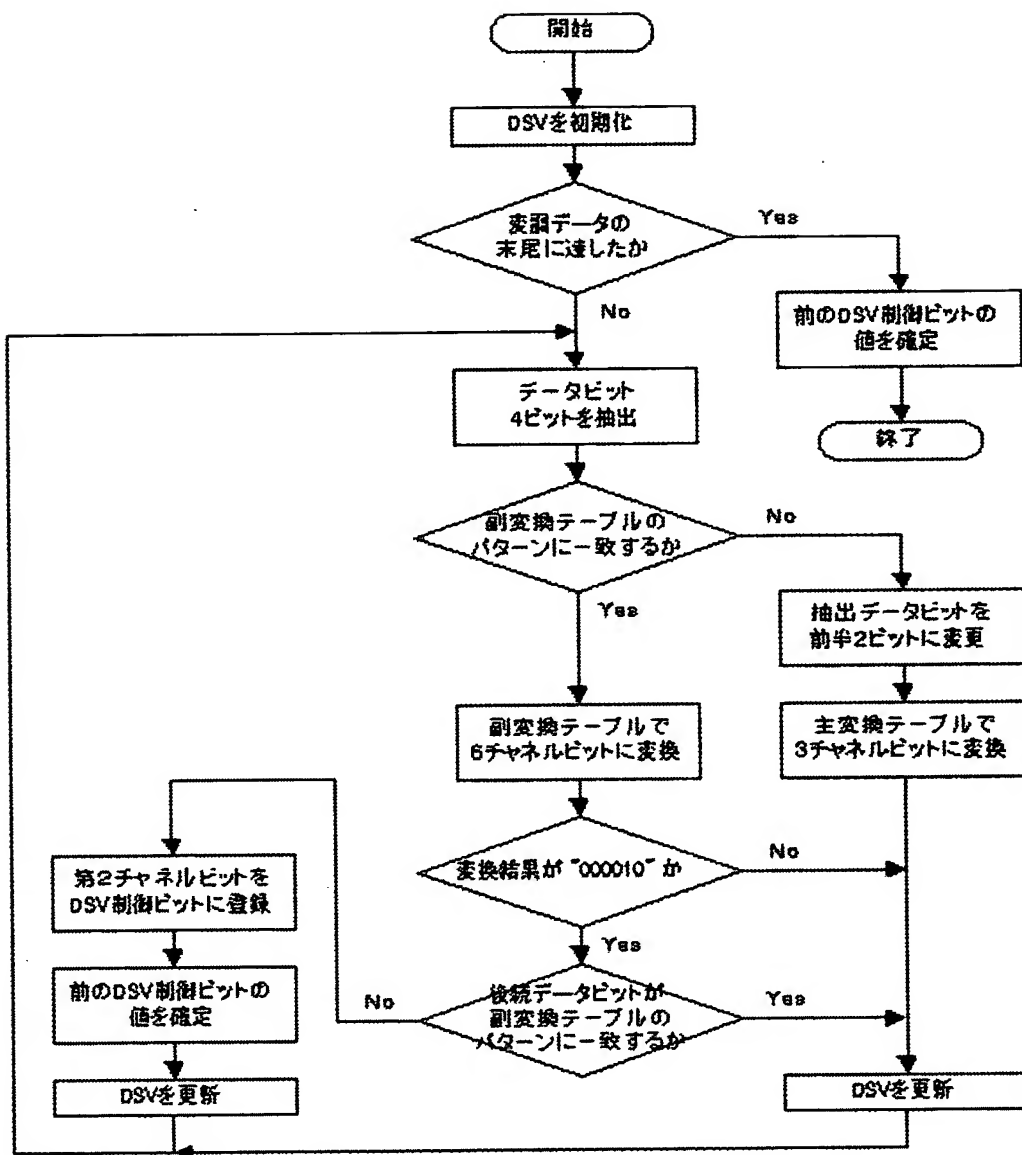
【図 4】



【図 5】

	データ語	符号語
主変換テーブル	00	101
	01	100
	10	001
	11	010
副変換テーブル	0000	000101
	0001	000100
	1000	000001
	1001	000010

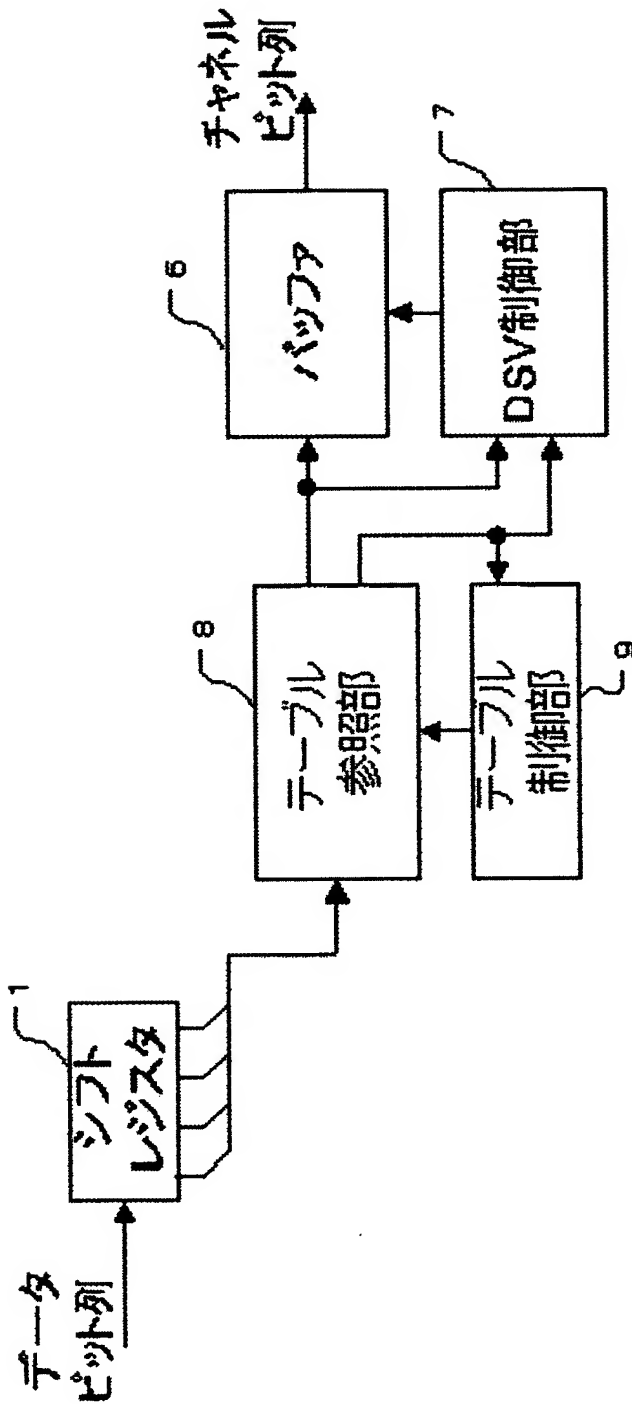
【図 6】



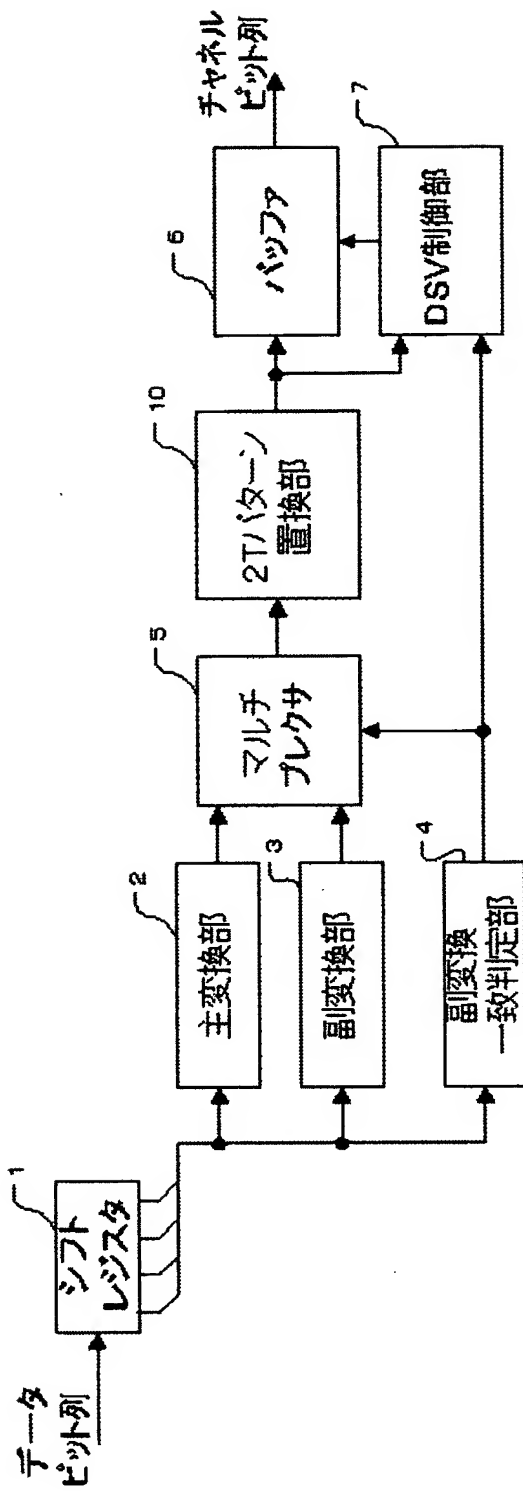
【図 7】

現在の状態	データ語	後続データ語	符号語	次の状態
S0	00	1X	101	S0
	01	XX	100	
	10	1X	001	
	11	XX	010	
	00	00	101	S1
	00	01	100	
	10	00	001	
	10	01	010	
S1	XX	XX	000	S0

【図 8】



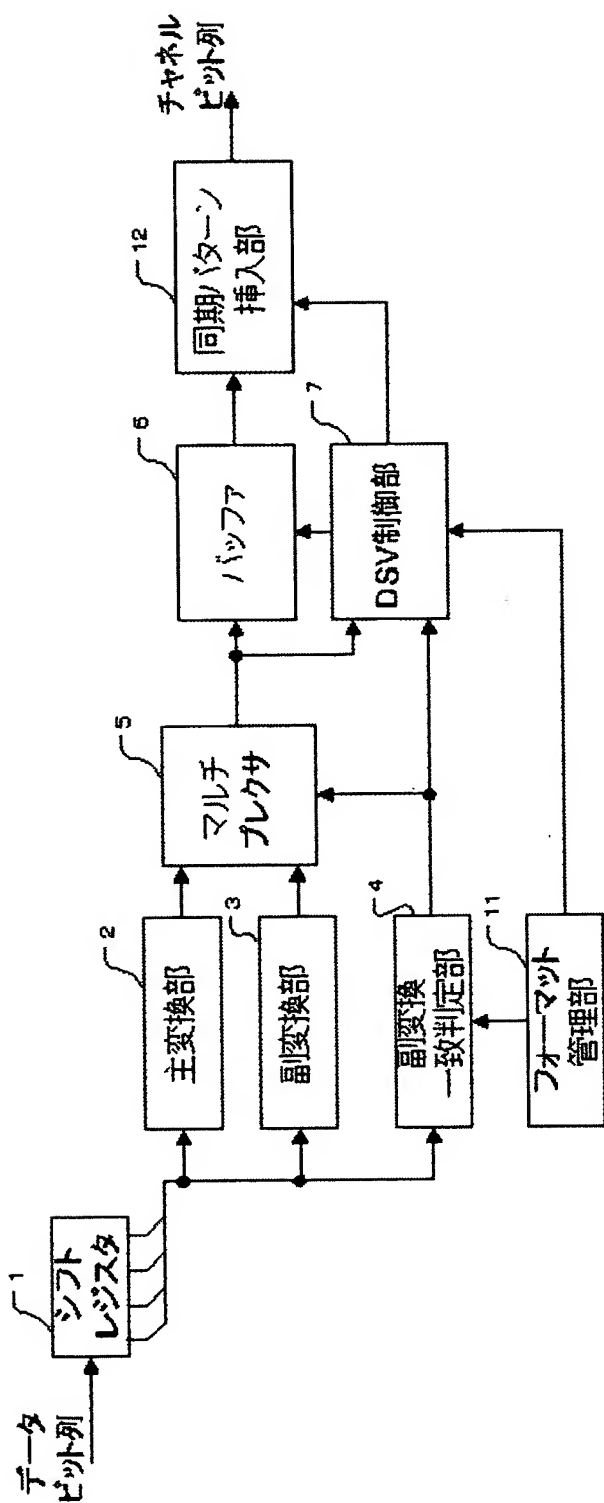
【図 9】



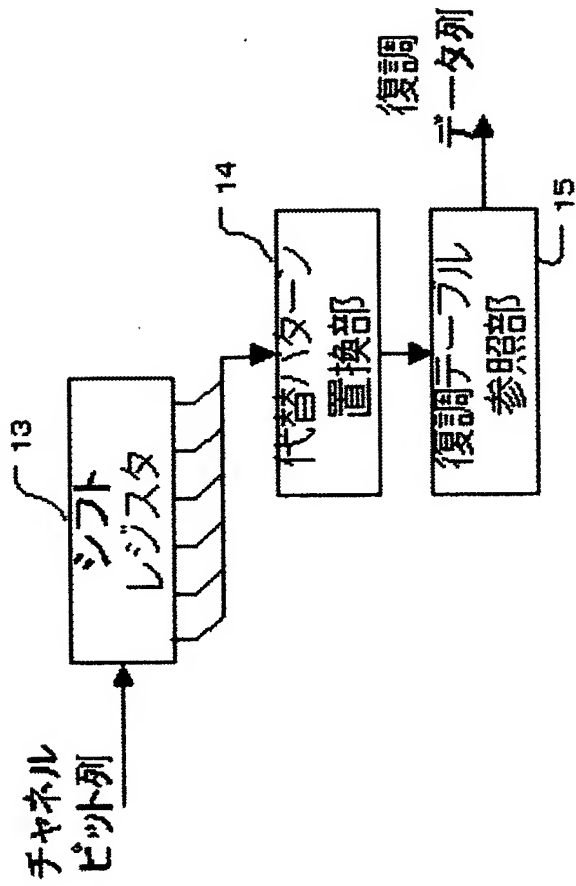
【図 1 0】

	EVEN	ODD
SY0	010.000.000.001.000.001.010	010.000.000.000.001.000.001.000
SY1	010.000.000.000.001.000.100.010	010.000.000.000.001.000.100.000
SY2	010.000.000.000.001.010.000.010	010.000.000.000.001.010.100.010
SY3	010.000.000.000.001.000.010.100	010.000.000.000.001.010.010.100
SY4	010.000.000.000.001.001.000.100	010.000.000.000.001.010.101.000
SY5	010.000.000.000.001.000.101.000	010.000.000.000.001.000.101.010
SY6	010.000.000.000.001.010.001.000	010.000.000.000.001.010.001.010
SY7	010.000.000.000.001.001.010.000	010.000.000.000.001.001.010.010

【図 1 1】

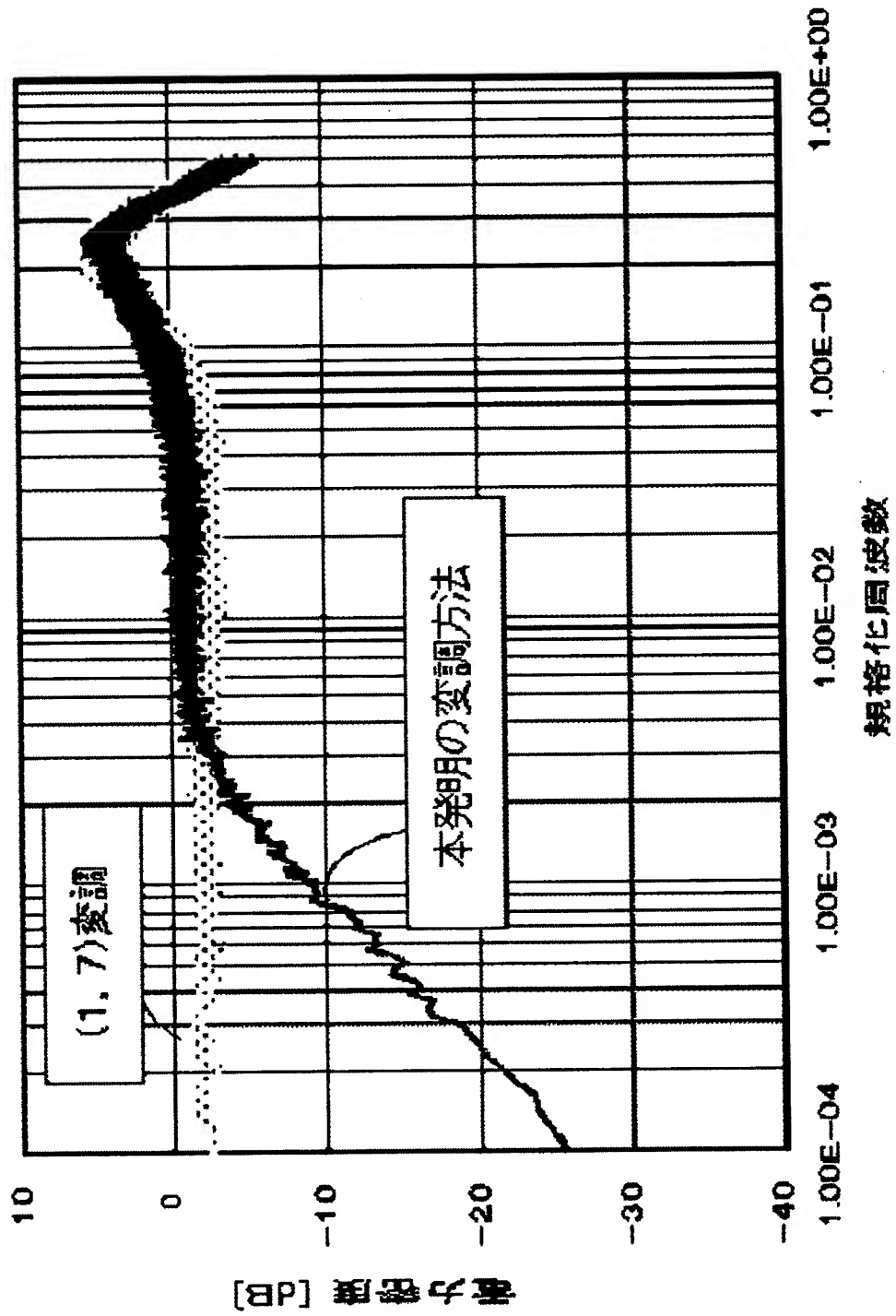


【図 1 2】



【図 1 3】

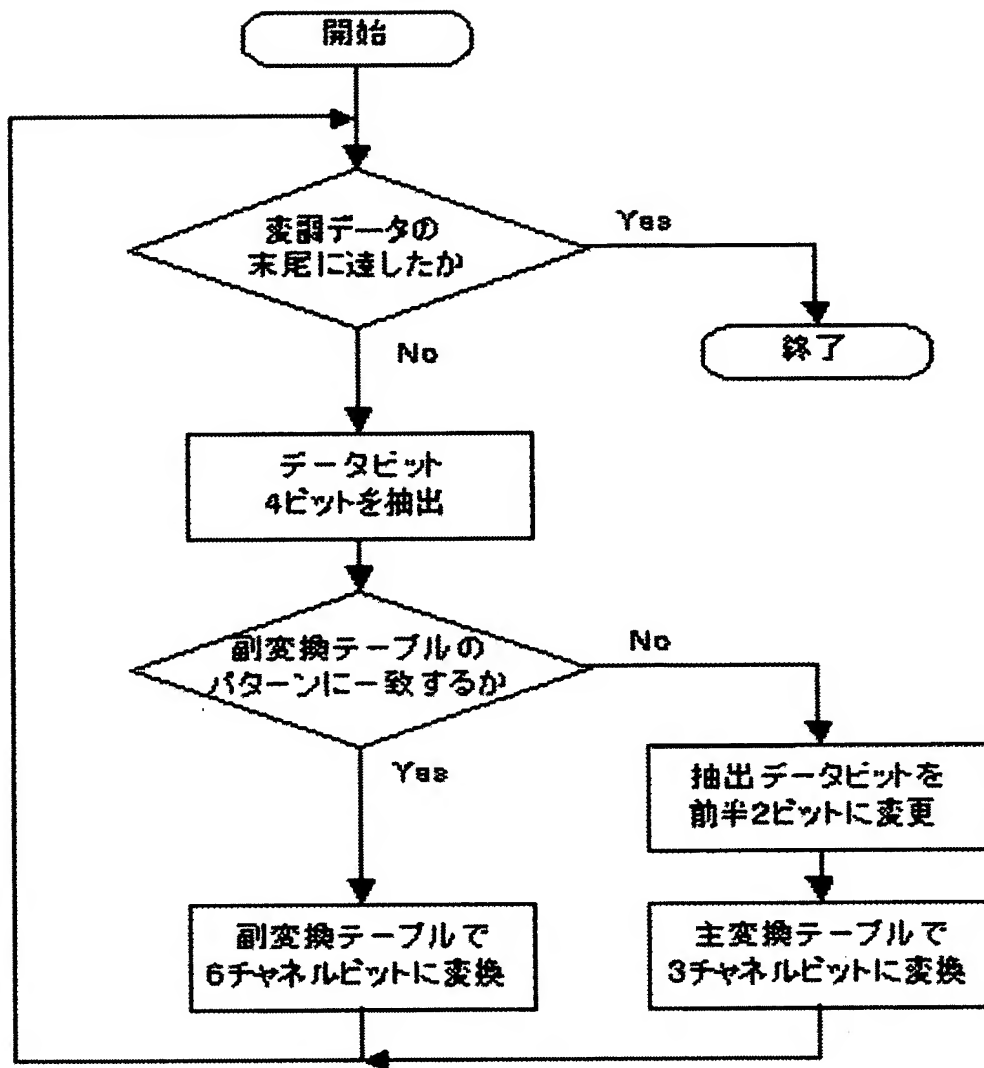
変調符号のパワースペクトラム



【図 1 4】

	データ語	符号語
主変換テーブル	00	101
	01	100
	10	001
	11	010
副変換テーブル	0000	101000
	0001	100000
	1000	001000
	1001	010000

【図 1 5】



【書類名】 要約書

【要約】

【課題】 (1, 7) 変調と同等の符号化率を有し、かつ直流成分の少ない高密度記録に適した簡便な符号化変調方法および復調方法を提供すること。

【解決手段】 本願発明の符号化変調方法および変調装置は、副変換テーブル中の任意の符号語に続いて、主変換テーブル中の符号語"010"が選択されたときに限り、当該チャネルビット列のDSVが0に近くなるように、当該主変換テーブル中の符号語"010"と代替の符号語"000"のいずれかを選択するようにする。

また、復調方法および復調装置は、チャネルビット列"000000"および"000000000"が現れた場合に、これを代替前のチャネルビット列に変換した上で、前記主変換テーブルおよび副変換テーブルの対応付けに基づいて復調する。

【選択図】 図1

認 定 ・ 付 加 情 報

特許出願の番号	特願 2 0 0 2 - 2 3 9 2 5 8
受付番号	5 0 2 0 1 2 2 8 3 7 6
書類名	特許願
担当官	第八担当上席 0 0 9 7
作成日	平成 1 4 年 8 月 2 1 日

< 認定情報・付加情報 >

【提出日】 平成14年 8月20日

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社